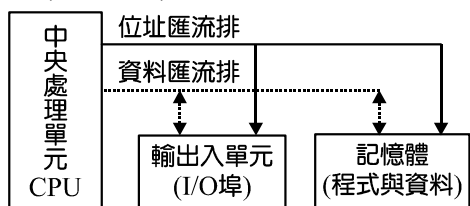


110 學年度四技二專第四次聯合模擬考試 電機與電子群資電類 專業科目(二) 詳解

110-4-04-5

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25
D	B	A	C	A	C	B	C	B	A	B	D	B	D	B	D	D	A	B	D	A	C	B	C	A
26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48	49	50
C	D	C	A	C	D	A	D	B	C	A	D	A	C	D	B	B	D	D	C	B	A	C	A	B

1. 微處理機執行程式時，其執行順序如下：提取指令→指令解碼→指令執行
2. 嵌入式系統的執行速度、計算能力與儲存容量，只需符合嵌入環境即可；只有少數需執行速度與計算能力要快，如汽車自動駕駛
3. 負責記錄程式進行時下一指令所在的記憶體位址為程式計數器
4. 如圖所示為范紐曼結構的電腦，由於位址匯流排及資料匯流排各只有一組，所以無法同時存取記憶體與 I/O(輸入輸出)單元的資料

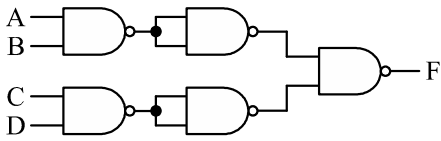


5. (A) 立即定址
(B) 直接定址
(C) 暫存器定址
(D) 暫存器間接定址
6. 組合語言需組譯器組譯，不同的 CPU，需使用不同的組譯器
7. 傳送一個位元組(8 bits)
實際需傳送位元數 $2+8+0+2=12$ bits
總傳送位元數 $1600 \times 8 \times \frac{12}{8} = 19200$ bits
所需的時間 $\frac{19200}{2400} = 8$ 秒
8. I²C 是一種同步、半雙工的串列傳輸方式，主要用於連接眾多的低速週邊裝置；只使用兩條訊號線，分別為時脈線(serial clock, SCL)與資料線(serial data, SDA)，提供標準模式(100 Kbps)、快速模式(400 Kbps)及高速模式(3.4 Mbps)三種傳輸速率的工作模式
9. 系統重置具有最高優先權，但嚴格來說並不屬於中斷，因為微處理機執行系統重置後，不會再跳回原來執行的程式
10. 只有可遮罩中斷(MI)由 CPU 內部的中斷旗號(IF)來決定是否接受中斷；而不可遮罩中斷(NMI)，不論中斷旗號為何，CPU 直接進行指定的中斷服務
11. 想要加快電腦的執行速度②、④、⑤項皆可行，但花費金額最少，則④、⑤項是較佳的方式；若更換 CPU 為 Intel i7 或 i9 的型號，一定要更換主機板，其花費最大
12. (1) 鍵盤資料讀取、輪詢式 I/O(又稱程式化 I/O)及執行中斷服務程式(ISR)皆由 CPU 主控來完成的工作
(2) 直接記憶體存取(DMA)則是由 DMA 控制器(DMA Controller)主導完成大量的資料傳輸工作(也就是一此時 CPU 讓出匯流排的控制權)
13. 固態硬碟(SSD)內部採用 NAND 型快閃記憶體組成，具低耗電、無噪音、輕薄及速度快等優勢
14. (1) 多核心微處理器就是把多個核心封裝在同一個晶片上
(2) 在一部電腦中安裝多個獨立的處理器則稱為多處理器(Multi processor)系統
15. 超頻(overclocking)是時脈速度提升至高於廠方所定的速度運作，從而提升速度與效能的方法，但此舉有可能導致該配件穩定性下降。另依據 Intel 技術文獻指出，若單核心 CPU 超頻 20%，其實際效能約提升 13%，但其功耗卻暴增 73%
16. 因專用性較強，用來執行特定功能，所以硬體的擴充性差(困難)，軟體更新不易
17. 雖然未來醫療可能八成可由人工智慧來進行，但我們還是期待有位醫生可以親自面對我們解答問題與擔憂；另外，萬一有任何意外發生，更需有人可以擔負起責任。因為醫生在醫病關係，不僅是診療的主體，在法律與情感上，仍有不可取代的重要性。同樣地，會計師、律師、建築師、檢察官、法官等，也因相同的理由，成為無法被人工智慧完全替代的職業
18. (1) 週期性脈波在(0 ms 至 5 ms 或 1 ms 至 6 ms 周而復始重複出現)
故脈波週期 $T = 5 - 0 = 6 - 1 = 5$ ms
(2) 脈波頻率 $f = \frac{1}{T} = \frac{1}{5 \text{ ms}} = 200 \text{ Hz}$
(3) (脈波)工作週期(duty cycle)
 $D\% = \frac{t_p}{T} \times 100\% = \frac{1}{5} \times 100\% = 20\%$
19. (1) 在 PLD 電路中，輸入的表示方式如圖所示
 $A \text{---} \text{---} \frac{\Lambda}{\Lambda}$
(2) 已規劃好的 PLA 電路中，若仍有符號「×」的交叉點，表示原先導通連接的保險絲並未燒斷，所以輸出 $F = \overline{A}BD + \overline{A}CD + \overline{A}BCD$
20. 互斥或閘(XOR Gate)特性——當輸入端有奇數個(1, 3, 5...)為邏輯 1，則輸出方為邏輯 1；所以選項(D)的輸出應該是邏輯 1 才正確
21. 該時序圖符合「反或閘(NOR Gate)」特性——只要有

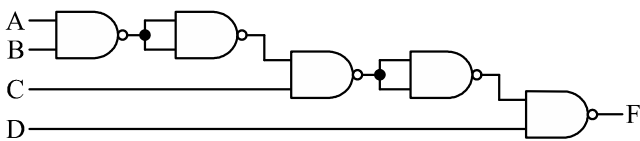
任一輸入為邏輯 1，則輸出即為邏輯 0；或者，當所有的輸入皆為邏輯 0，則輸出方為邏輯 1

22. $(\bar{X} + \bar{Y})(\bar{X} + Y) = \bar{X}\bar{X} + \bar{X}Y + \bar{X}\bar{Y} + \bar{Y}Y$
 $= \bar{X} + \bar{X}Y + \bar{X}\bar{Y} = \bar{X}$

23. (1) $F = \overline{\overline{AB} \cdot \overline{CD}} = \overline{AB \cdot CD} = \overline{ABCD}$



(2) $F = \overline{\overline{AB} \cdot \overline{C \cdot D}} = \overline{AB \cdot \overline{C \cdot D}} = \overline{ABCD}$

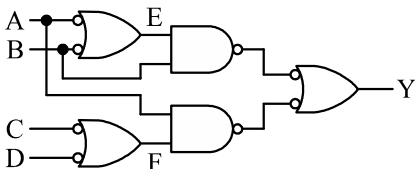


24.

	BC			
A	00	01	11	10
0	0	1	3	2
1	4	5	7	6

所以 $Y(A, B, C) = (A + C)(\bar{A} + B)$

25. (1) 利用第摩根定理可將電路轉換如下



$Y = E \cdot B + A \cdot F = (\bar{A} + \bar{B}) \cdot B + A \cdot (\bar{C} + \bar{D})$
 $= \bar{A}B + A\bar{C} + A\bar{D}$

(2) 利用卡諾圖化簡得

$Y = \bar{A}B + A\bar{C} + A\bar{D} = (A + B)(\bar{A} + \bar{C} + \bar{D})$

	CD			
AB	00	01	11	10
00				
01	1	1	1	1
11	1	1		1
10	1	1		1

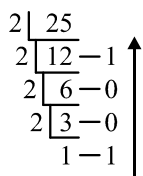
26. (A) $107_{(10)} = 1101011_{(2)} = 1011110_{(Gray)}$

(B) $10000100_{(BCD)} = 84_{(10)} = 1010100_{(2)}$

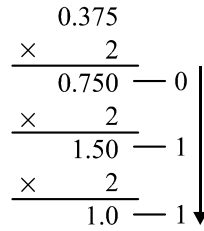
(C) $325_{(8)} = 11\ 010\ 101_{(2)} = D5_{(16)}$

(D) $25.375_{(10)} = 11001.011_{(2)}$

(1) 整數部分： $25_{(10)} = 11001_{(2)}$



(2) 小數部分： $0.375_{(10)} = 0.011_{(2)}$



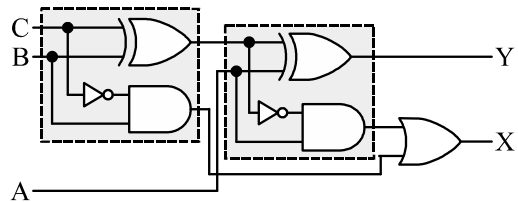
所以 $25.375_{(10)} = 11001.011_{(2)}$

27. $78_{(10)} = 01001110_{(2)}$ ， $-78_{(10)}$ 以 1'S 補數表示為

$10110001_{(2)}$ ，而 $-78_{(10)}$ 以 2'S 補數表示則為

$10110001_{(2)} + 1 = 10110010_{(2)}$

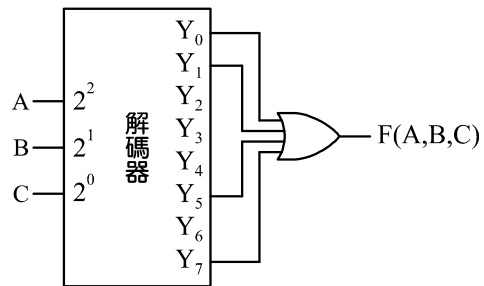
28. 全減器可由 2 個半減器(虛線方框)與一個 OR 閘組合而成；其中 C、B、A 分別為「被減數」、「減數」及「前一位元借位」的輸入，而 Y、X 則分別為「差」、「借位」的輸出



29. 該應用電路等效如下

所以 $F(A, B, C) = \Sigma(0, 1, 5, 7)$ ，由卡諾圖化簡為

$F(A, B, C) = \bar{A}\bar{B} + AC = (A + \bar{B})(\bar{A} + C)$



	BC			
A	00	01	11	10
0	1	1		
1		1	1	

	BC			
A	00	01	11	10
0	0	1	0	0
1	0	0	0	0

30. 由真值表經卡諾圖化簡可獲得

(1) $D_1(C, B, A) = D_7(C, B, A)$
 $= \Sigma(3, 4, 5) + d(6, 7) = C + BA$

	BA			
C	00	01	11	10
0			1	
1	1	1	X	X

(2) $D_2(C, B, A) = D_6(C, B, A)$
 $= \Sigma(2, 3, 4, 5) + d(6, 7) = C + B$

	BA			
C	00	01	11	10
0			1	1
1	1	1	X	X

(3) $D_3(C, B, A) = D_5(C, B, A)$
 $= \Sigma(1, 5) + d(6, 7) = \overline{B}A$

		BA			
	C	00	01	11	10
0			1		
1		1	×	×	

(4) $D_4(C, B, A) = \Sigma(0, 2, 4) + d(6, 7) = \overline{A}$

		BA			
	C	00	01	11	10
0		1			1
1		1		×	×

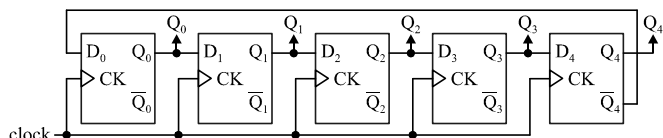
31. (1) 設 $X = 0$ ，當 A 、 B 、 CK 皆輸入為 1 時，可獲得輸出 X 變為 1 (即 $X \rightarrow \overline{X}$)
 (2) 設 $X = 1$ ，當 A 、 B 、 CK 皆輸入為 1 時，可獲得輸出 X 變為 0 (即 $X \rightarrow \overline{X}$)
32. 當方塊 A 、 B 分別為 AND 閘、OR 閘時，依 D 型正反器的特性方程式 $Q_{n+1} = D$ ，可以獲得 $Q_{n+1} = D = \overline{J}Q_n + \overline{K}Q_n$ ，此即為 JK 正反器特性方程式，故電路可等效為 JK 正反器 (具有 JK 正反器的作用)
33. (1) 電路中每個正反器皆具除 2 功能；當電路出現 $Q_2Q_1Q_0 = 110$ 的瞬間，計數值被清除為 0，故為除 6 電路 (計數器的模數為 6)

clock	Q_2	Q_1	Q_0
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	0	0	0
7	⋮	⋮	⋮

(2) Q_1 的輸出頻率 $f_{Q_1} = \frac{f_{\text{clock}}}{\text{MOD}} = \frac{12 \text{ kHz}}{6} = 2 \text{ kHz}$

(3) Q_1 的工作週期 $D\% = \frac{2}{6} \times 100\% \approx 33.3\%$ (6 個 clock 中，有 2 個為 1 的狀態)

34. (1) 如下圖所示為 10 模數的「強森計數器」，不論是由 Q_0 、 Q_1 、 Q_2 、 Q_3 、 Q_4 輸出，皆可獲得工作週期為 50% 的波形；所以，以「強森計數器」來設計該計數器是最為直接、簡單，而且只需正反器就可以完成，完全不用邏輯閘



- (2) 若使用同步計數器或漣波計數器，雖只需使用 4 個正反器，則皆需使用邏輯閘方可完成

35. C++ 編譯完之後會產生目的檔
 36. main 為程式執行的進入點
 37. 陣列無法存放程式碼

38. 語意錯誤程式仍可以執行，但結果錯誤
 39. bool 只有 true 與 false 兩種型態
 40. char 型態變數不可超過一個字元，除非用 char 陣列型態
 41. 常數為定值，經過初始化之後不可變動內容
 42. 陣列索引從 0 開始編排，ArrayA[1][3] 指向的資料為 9
 43. iptr 指定為陣列 a 的第一筆資料的記憶體位址，iptr+1 則為陣列 a 第二筆資料的位址，*(iptr+1) 為該位址指向的值
 44. 自訂函數 test 在被呼叫之前沒有事先定義，在 main() 當中執行到 test(3) 時會無法辨識該函數，程式如需正確執行必須在 main() 之前事先定義 int test(int x)，或將 test() 移到 main() 之前
 45. 遞迴最終 $n = 5$ 時回傳 5
 回推每個狀態加總 $= 1 + 2 + 3 + 4 + 5 = 15$
 46. $b = 5 \& (3 * 2) = 5 \& 6$
 換成二進制 $0101 \& 0110 = 0100$
 47. 磁碟重組無法清除使用者帳號資訊
 48. $a = 2$ 時，沒有輸出
 $a = 3$ 時，輸出 012
 $a = 4$ 時，輸出 123
 所以全部輸出 012123
 49. 多載：相同名稱的函數依照傳入參數不同對應不同方法
 50. $25 \times 10 = 250$